

DISPLAY DEVICE

Publication number: JP4166891

Publication date: 1992-06-12

Inventor: ISHIZUKA KUNIMITSU

Applicant: FUJITSU LTD

Classification:

- International: H04N5/04; G09G5/12; G09G5/18; H04N5/04;
G09G5/12; G09G5/18; (IPC1-7): G09G5/12; G09G5/18;
H04N5/04

- European:

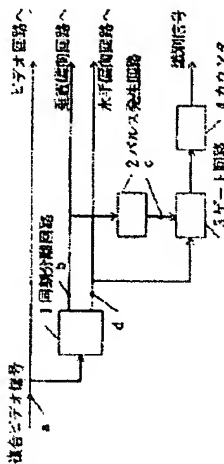
Application number: JP19900293088 19901030

Priority number(s): JP19900293088 19901030

Report a data error here

Abstract of JP4166891

PURPOSE: To identify a display mode without adding a signal line by providing a counting means for counting horizontal synchronizing pulses and equalizing pulses included in the pulse period of a single pulse, and identifying the display mode by means of the output of the counting means. **CONSTITUTION:** A vertical synchronizing pulse b separated by a synchronous separation circuit 1 triggers a pulse generating circuit 2 so as to generate a single pulse (c) having a specified pulse period. The single pulse (c) is inputted to a gate circuit 3 to open a gate only during the pulse period. On the other hand, a horizontal synchronizing pulse and an equalizing pulse (d) separated by the synchronous separation circuit 1 are passed through the gate circuit 3 to be sent to a counter 4. The counter 4 counts the pulse number of horizontal synchronizing pulses and equalizing pulses during this pulse period and outputs a signal which corresponds to the number of counts. Thus, a display mode can be identified without adding a signal line.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-166891

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成4年(1992)6月12日

G 09 G 5/12

8121-5C

5/18

8121-5C

H 04 N 5/04

Z

9070-5C

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 表示装置

⑯ 特 願 平2-293088

⑰ 出 願 平2(1990)10月30日

⑱ 発 明 者 石 塚 國 光 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 井 桁 貞 一

明 細 書

1. 発明の名称

表示装置

2. 特許請求の範囲

ビデオ信号、垂直同期パルス、水平同期パルスおよび等化パルスを含む所定の表示モードの複合ビデオ信号により画面表示を行う表示装置において、

上記複合ビデオ信号から垂直同期パルスと水平同期パルスおよび等化パルスを分離する分離手段(1)と、

上記垂直同期パルスと同期して単一パルスを発生させるパルス発生手段(2)と、

上記単一パルスのパルス期間に含まれる水平同期パルスおよび等化パルスをカウントする計数手段(3、4)を備え、上記計数手段(3、4)の出力によって表示モードの識別を行うことを特徴とした表示装置。

3. 発明の詳細な説明

(概 要)

ビデオ信号、垂直同期パルス、水平同期パルスおよび等化パルスを含む所定の表示モードの複合ビデオ信号により画面表示を行う表示装置に関し、信号線を付加することなく表示モードの識別を行うことを目的とし、

複合ビデオ信号から垂直同期パルスと水平同期パルスおよび等化パルスを分離する分離手段と、上記垂直同期パルスと同期して単一パルスを発生させるパルス発生手段と、上記単一パルスのパルス期間に含まれる水平同期パルスおよび等化パルスをカウントする計数手段を備え、上記計数手段の出力によって表示モードの識別を行うように構成する。

(産業上の利用分野)

本発明は、ビデオ信号、垂直同期パルス、水平同期パルスおよび等化パルスを含む所定の表示モードの複合ビデオ信号により画面表示を行う表示

装置に関する。

近年、マルチメディア化が進むとともに画面の縦横比あるいは画面を構成する画素数の異なる様々な表示モードによる画面表示が行われるようになった。画面表示は、TVカメラ等のビデオ信号発生装置から発生させたビデオ信号、垂直同期信号、水平同期信号を表示装置に送り、表示装置側でビデオ信号を垂直同期パルスと水平同期パルスに同期させて走査することによって得られるが、その走査方法は上述の表示モードによってそれぞれ異なっている。通常は表示装置ごとに表示モードが定まっているが、最近異なる表示モードのビデオ信号を同一表示装置で処理して画面表示することも要求されている。

(従来の技術)

同一表示装置で異なった表示モードによる画面表示を行う際、表示装置側ではビデオ信号発生装置から送られてきたビデオ信号がどのような表示モードで表されているかを識別し、その表示モ

ドに応じてビデオ信号を処理しなければならない。パーソナルコンピュータ等で用いられる汎用表示装置では、同期信号やビデオ信号を各々別個の信号線を表示装置側へ送るのが一般的であり、その場合には上記信号線に加えて表示モードを識別するための信号線を追加することによって表示装置側で容易に表示モードの識別を行うことができる。

一方、広帯域のビデオ信号により画面表示を行う高解像度表示装置では、信号を送るために同軸ケーブルが用いられている。同軸ケーブルは汎用表示装置で用いられる通常の信号線に比べて周波数特性に優れているが、高価でかつ容積が大きいため、表示装置の小型化・低コスト化を図る上ではその使用本数をできるだけ少なくすることが望ましい。そこで高解像度表示装置では、ビデオ信号と同期信号を複合した複合ビデオ信号を一本の同軸ケーブルで送ることによって同軸ケーブル数の節約を図っている。さらに、インターレース方式により画面表示を行う際に第1フィールドと第2フィールドを区別するために等化パルスが必要

となるが、通常は上記複合ビデオ信号のビデオブランキング期間に等化パルスを送入することによって同軸ケーブル数の増加を抑える方式をとっている。ビデオブランキング期間にはビデオ信号は走査されないため、上述の方式によって表示画面になんら影響を与えることなく等化パルスを送ることができる。

以上のように従来の高解像度表示装置では、ビデオ信号発生装置から送られてくる信号の周波数特性が劣化することを防ぐために同軸ケーブルを用い、さらにこれらの信号を複合させて送ることによって同軸ケーブルの使用本数の低減を図っているが、表示モードの識別を行うための信号送信は行われていなかった。

(発明が解決しようとする課題)

しかしながらマルチメディア化の進展とともに高解像度表示装置においても異なる表示モードのビデオ信号により画面表示を行わせる必要性が高くなってきた。しかし複合ビデオ信号にさらに表

示モードの識別を行うための識別信号を送入することは難しく、従って信号線を別に付与する必要があるが、これは装置の小型化・低コスト化を図る上で好ましくない。

そこで本発明は、信号線を付加することなく表示モードの識別を行うことを目的とする。

(課題を解決するための手段)

上記課題の解決は、ビデオ信号、垂直同期パルス、水平同期パルスおよび等化パルスを含む所定の表示モードの複合ビデオ信号により画面表示を行う表示装置において、上記複合ビデオ信号から垂直同期パルスと水平同期パルスおよび等化パルスを分離する分離手段と、上記垂直同期パルスと同期して単一パルスを発生させるパルス発生手段と、上記単一パルスのパルス期間に含まれる水平同期パルスおよび等化パルスをカウントする計数手段を備え、上記計数手段の出力によって表示モードの識別を行うことを特徴とした表示装置によって達成される。

〔作用〕

本発明では、ビデオブランキング期間における水平同期パルスおよび等化パルスのパルス数がビデオ信号発生装置によって異なっていることを利用し、これらのパルス数の変化を検出することにより表示モードの識別を行うようにしたものである。ビデオブランキング期間における上記パルス数の変化を検出するため本発明では、複合ビデオ信号から垂直同期パルスと水平同期パルスおよび等化パルスを分離した後、垂直同期パルスと同期して単一パルスを発生させる。垂直同期パルスは、当然のことながらビデオブランキング期間に生じるものであるため、上記単一パルスもビデオブランキング期間内に発生する。従ってこの単一パルスのパルス期間中における水平同期パルスおよび等化パルスのパルス数をカウントし、そのカウント数の違いによって表示モードの識別を行うことができる。

7

a (2)は垂直同期期間の水平同期パルスが除去されているもの、a (3)は水平同期パルスの周期Hの半分の周期 $1/2H$ を有する等化パルスが重畳されているものである。

以上のa (1)、a (2)あるいはa (3)のいずれかで表された複合ビデオ信号は同期分離回路1において垂直同期パルスと水平同期パルスおよび等化パルスに分離される。第2図に示した同期分離回路において、複合ビデオ信号はコンパレータ11で基準電位Vと比較され、負電位の同期信号が正電位のビデオ信号から分離して取り出される。この同期信号は、その中に含まれるパルスの周期の違いを利用し、抵抗12とキャパシタ13からなる積分回路によって垂直同期パルスと水平同期パルスおよび等化パルスに分離される。d (1)、d (2)、d (3)はそれぞれa (1)、a (2)、a (3)から分離された水平同期パルスおよび等化パルスを示したものである。

以上のようにして得られたビデオ信号、垂直同期パルス、水平同期パルスはそれぞれビデオ回路、垂直偏向回路、水平偏向回路（図示せず）に送ら

〔実施例〕

第1図は本発明の実施例を示すブロック図であり、1は同期分離回路、2はパルス発生回路、3はゲート回路、4はカウンタである。また、第2図は同期分離回路のブロック図であり、11はコンパレータ、12は抵抗、13はキャパシタである。第3図は第1図に示した各点における信号波形のタイミング図を示したものである。以下、第1図～第3図を参照して本発明の実施例について説明する。

まず、TVカメラ等のビデオ信号発生装置（図示せず）で発生させた複合ビデオ信号は、表示装置内のビデオ回路（図示せず）に送られるとともに同期分離回路1へ送られる。第3図中aは正電位のビデオ信号と負電位の同期信号からなる複合ビデオ信号波形を示したものであり、本実施例では、表示モードの違いに応じてビデオブランキング期間における同期パルスの配列が異なる3つの信号波形例が示されている。即ち、a (1)は水平同期パルスに何らの変調も加えられていないもの、

8

れて画面表示を行うが、これらの信号がa (1)、a (2)、a (3)で表された3つの表示モードのいずれであるかを識別するための識別信号は以下のようにして得られる。

即ち、同期分離回路1により分離された垂直同期パルスbはパルス発生回路2をトリガし、所定のパルス期間 T_a を有する単一パルスcを発生させる。本実施例では、 $H < T_a < 3/2H$ に設定する。そしてこの単一パルスcをゲート回路3に入力しパルス期間 T_a の間だけゲートを開く。一方、同期分離回路1により分離された水平同期パルスおよび等化パルスdは上記パルス期間 T_a の間にゲート回路3を通過してカウンタ4に送られる。そしてカウンタ4は、第3図中点線で示したパルス期間 T_a 内の水平同期パルスおよび等化パルスdのパルス数をカウントし、カウント数に応じた信号を出力する。即ち、第3図から明らかなように、d (1)、d (2)、d (3)に対応して各々カウント数2、1、3が出力されることになり、この出力を表示モードの識別信号として用いることができる。

9

10

なお、本実施例では、水平同期パルスおよび等化パルスのパルス数がビデオ信号発生装置によって異なっている場合について述べたが、これらのパルス数がビデオ信号発生装置によって変わらない場合には、表示モードに応じてあらかじめビデオ信号発生装置側でこれらのパルス数を変化させておき、この変化を本実施例で述べた方法によって検出して表示モードの識別を行うようにすることも勿論可能である。

〔発明の効果〕

以上のように本発明によれば、信号線を付加することなく表示モードを識別することができるので、高解像度表示装置において、異なった表示モードの複合ビデオ信号により画面表示を行う上で有益である。

4. 図面の簡単な説明

第1図は本発明の実施例を示すブロック図、

第2図は同期分離回路のブロック図、

第3図はタイミング図、
である。

図において、

- 1 は同期分離回路、
- 11 はコンパレータ、
- 12 は抵抗、
- 13 はキャパシタ、
- 2 はパルス発生回路、
- 3 はゲート回路、
- 4 はカウンタ、

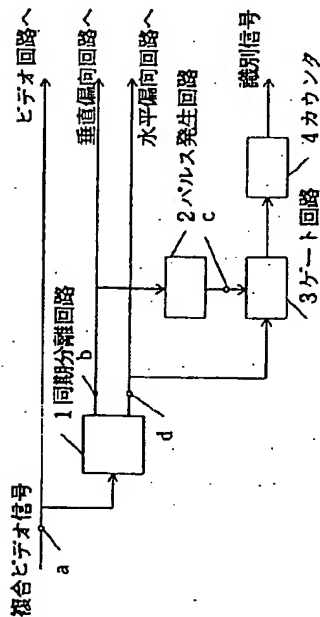
である。

代理人 弁理士 井 裕 貞一



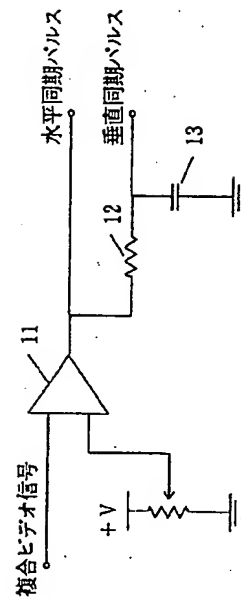
1 1

1 2



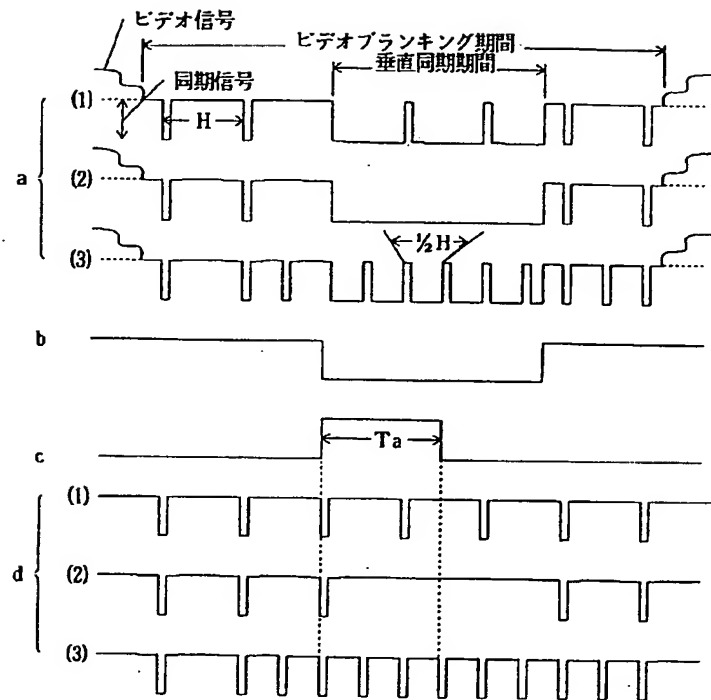
本発明の実施例を示すブロック図

第 1 図



同期分離回路のブロック図

第 2 図



タイミング図

第 3 図

Dialog

Basic Patent (Number,Kind,Date): JP 4166891 A2 920612

PATENT FAMILY:

Japan (JP)

Patent (Number,Kind,Date): JP 4166891 A2 920612
Priority (Number,Kind,Date): JP 90293088 A 901030
Applic (Number,Kind,Date): JP 90293088 A 901030
IPC: * G09G-005/12; G09G-005/18; H04N-005/04
Derwent WPI Acc No: ; G 92-246554
Language of Document: Japanese

INPADOC/Family and Legal Status

© 2007 European Patent Office. All rights reserved.

Dialog® File Number 345 Accession Number 10590319

Dialog

Display unit using composite video signal - identifies display mode by outputs from counters for horizontal synchronising pulses and equalisation pulses

Patent Assignee: FUJITSU LTD

Inventors: ISHIZUKA K

Patent Family (1 patent, 1 country)

Patent Number	Kind	Date	Application Number	Kind	Date	Update	Type
JP 4166891	A	19920612	JP 1990293088	A	19901030	199230	B

Priority Application Number (Number Kind Date): JP 1990293088 A 19901030

Patent Details

Patent Number	Kind	Language	Pages	Drawings	Filing Notes
JP 4166891	A	JA	5	3	

International Classification (Main): G09G-005/12 **(Additional/Secondary):** G09G-005/18, H04N-005/04

Original Publication Data by Authority**Japan**

Publication Number: JP 4166891 A (Update 199230 B)

Publication Date: 19920612

****DISPLAY DEVICE****

Assignee: FUJITSU LTD (FUIT)

Inventor: ISHIZUKA KUNIMITSU

Language: JA (5 pages, 3 drawings)

Application: JP 1990293088 A 19901030 (Local application)

Original IPC: G09G-5/12(A) G09G-5/18(B) H04N-5/04(B)

Current IPC: G09G-5/12(A) G09G-5/18(B) H04N-5/04(B)

Derwent World Patents Index

© 2007 Derwent Information Ltd. All rights reserved.

Dialog® File Number 351 Accession Number 6011425